96 年度 國科會「傑出技術移轉貢獻獎」
傑出事蹟簡介

一、基本資料

發 明 人	計畫執行機關	技 術 移 轉 名 稱
李鎮宜 張錫嘉	國科會 NSC 95-2221-E-009-291	應用於快閃記憶體之 雙模式低成本 BCH 編解碼器

二、傑出技轉事蹟簡述

本案所授權之技術內容，主要為提供新一代快閃記憶體（Flash Memory）應用所需的錯誤更正技術。早在 2002 年，本研究團隊將「低成本之 Reed-Solomon 編解碼器」技術授權予相關公司（交大編號：02（技）A006），使其在可攜式快閃記憶體儲存裝置（包括 SD/MMC 卡、CF 卡、或者俗稱大姆哥的 Flash Disk）等相關應用獲得國際市場的高度肯定，並於 2005 年 6 月成為極少數在美國 NASDAQ 成功上市的台灣半導體設計公司。2006 年，該公司的年出貨量已經達到 2,500 萬片，SD/MMC 控制晶片則為 1 億 3,600 萬片，2007 年第二季續創新高，記憶卡、USB 控制晶片的出貨量超過 7,835 萬片，其它多媒體單晶片的出貨量也超過 1,200 萬片，無庸置疑地已經成為全球市佔率最高的記憶卡控制 IC 供應商。

本研究團隊長期投入於低成本和高效能的錯誤更正碼電路設計研究，本著技術生根與深耕的研究精神，一方面強化學術創新，一方面落實產業技術，因而能獲得產業界的高度評價。過去幾年除了在錯誤更正領域已有多次的技術移轉案例，相關成果也陸續發表 21 篇期刊與國際會議論文，累計獲得 7 項中華民國與美國專利（正在審查中的尚有 15 項）。針對此技轉案，研究團隊就公司擬開發之下世代快閃記憶體控制晶片，提供雙模式 BCH 編/解碼功能，可以有效地在每個 page（= 512 bytes）中更正 8 或 15 位元的錯誤資料，相較於其它公司如 Toshiba 等僅能更正至多 4 或 8 位元的錯誤資料，團隊所提供之解決方案具有極大的競爭優勢，也間接幫助產業順利獲得下游客戶的訂單。未來在快閃記憶體的相關應用擬採用 45nm 的 MLC（multi-level cell）技術，為解決 shrink 製程後可靠度降低等棘手的問題，本研究團隊所能提供低成本之錯誤更正編解碼電路設計，將扮演著更為重要的關鍵角色。

-本資料由國立交通大學提供-

三、研究人員或團隊名單

姓　名	所屬單位及職稱	貢獻說明
李鎮宜	交通大學電子工程學系 教授	推動以 IP 為基礎的 SoC 設計概念，藉由應用需求來凸顯關鍵矽智財的角色，強化技術所帶動的產業績效。例如本案將高度競爭力的 BCH 編/解碼電路模組技轉至國內廠商，造就每月數千萬顆晶片的出貨量，創造加值性之產學合作。
張錫嘉	交通大學電子工程學系 助理教授	與李鎮宜教授於 95 年 2 月成立 Ocean group，專注於錯誤更正碼之晶片實現並積極參與未來標準規格的制訂。本案乃承續多年來在 RS 與 BCH 相關研究之成果，讓廠商有信心地將團隊所提供的解決方案放入量產的產品，降低至少 50%的電路複雜度。
林建青	交通大學電子工程學系 博士後研究員	建青於 95 年 7 月完成博士論文「通道編碼器之設計與實作」，服役後返校擔任科專計畫之博士後研究員。從就學到成立 Ocean group 期間所累積計的技轉經驗，也順利地得以傳承延續，有效縮短本案的執行時程。
林義閔	交通大學電子工程學系 博士班研究生	義閔於 93 年 9 月進入交大電子所碩士班就讀，隔年以優異的成績直升進入博士班，研究方向為「應用於記憶體系統之 Soft BCH 編解碼演算法」。此次技轉主要負責撰寫相關程式碼（包含 C 語言模擬、RTL code 及相對應 test bench）。
吳昭逸	聯發科技股份有限公司 工程師	昭逸於 95 年 8 月完成碩士論文「應用於 DVB_S2/S 之 BCH/RS 解碼器設計」，其中針對高區塊碼之 BCH 解碼演算法提出 reversed error locator polynomial 來降低電路複雜度，所提研究成果和技術方案皆有助於本次技轉案。

-本資料由國立交通大學提供-